

**DRIVING METHOD AND DRIVING DEVICE FOR LIQUID CRYSTAL  
DISPLAY DEVICE****Publication number:** JP2003108082 (A)**Publication date:** 2003-04-11**Inventor(s):** KAWAGUCHI KAZUYOSHI**Applicant(s):** OPTREX KK; ASAHI GLASS CO LTD**Classification:****- international:** G02F1/133; G09G3/20; G09G3/36; G02F1/13; G09G3/20; G09G3/36; (IPC1-7): G09G3/36; G02F1/133; G09G3/20**- European:****Application number:** JP20010297589 20010927**Priority number(s):** JP20010297589 20010927**Abstract of JP 2003108082 (A)**

**PROBLEM TO BE SOLVED:** To reduce luminance unevenness at the time of movingly displaying a picture with a multiple line addressing method (MLA method). **SOLUTION:** When a liquid crystal display device having a plurality of row electrodes and a plurality of column electrodes is driven with the MLA method, column voltages are decided by using respectively an orthogonal matrix 1 with 4 rows and 4 columns in which matrix elements are bilaterally symmetric and an orthogonal matrix 2 with 4 rows and 4 columns in which matrix elements are bilaterally symmetric as an orthogonal matrix B and an orthogonal matrix A in a first frame and a second frame being in two frames which are to be displayed continuously.

一組の4×4 直交行列	
第1フレーム用	第2フレーム用
L=1 -1 1 1 1	L=1 1 1 1 -1
L=2 1 -1 1 1	L=2 1 1 -1 1
L=3 1 1 -1 1	L=3 1 -1 1 1
L=4 1 1 1 -1	L=4 -1 1 1 1
1	2

Data supplied from the esp@cenet database — Worldwide

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-108082

(43)Date of publication of application : 11.04.2003

(51)Int.Cl.

G09G 3/36

G02F 1/133

G09G 3/20

(21)Application number : 2001-297589

(71)Applicant : OPTREX CORP

ASAHI GLASS CO LTD

(22)Date of filing : 27.09.2001

(72)Inventor : KAWAGUCHI KAZUYOSHI

(54) DRIVING METHOD AND DRIVING DEVICE FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce luminance unevenness at the time of movingly displaying a picture with a multiple line addressing method (MLA method).

SOLUTION: When a liquid crystal display device having a plurality of row electrodes and a plurality of column electrodes is driven with the MLA method, column voltages are decided by using respectively an orthogonal matrix 1 with 4 rows and 4 columns in which matrix elements are bilaterally symmetric and an orthogonal matrix 2 with 4 rows and 4 columns in which matrix elements are bilaterally symmetric as an orthogonal matrix B and an orthogonal matrix A in a first frame and a second frame being in two frames which are to be displayed continuously.

一組の4×4 直交行列

第1フレーム用

第2フレーム用

L=1	-1	1	1	1
L=2	1	-1	1	1
L=3	1	1	-1	1
L=4	1	1	1	-1

L=1	1	1	1	-1
L=2	1	1	-1	1
L=3	1	-1	1	1
L=4	-1	1	1	1

1

2

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト <sup>8</sup> ( 参考 )
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	5 4 5	G 0 2 F 1/133	5 4 5 5 C 0 0 6
G 0 9 G 3/20	6 2 2	G 0 9 G 3/20	6 2 2 B 5 C 0 8 0
			6 2 2 Q
	6 2 3		6 2 3 U
審査請求 未請求 請求項の数 6 O L ( 全 12 頁 ) 最終頁に続く			

(21) 出願番号	特願2001－297589 ( P2001－297589 )	(71) 出願人 000103747 オプトレックス株式会社 東京都荒川区東日暮里五丁目 7 番18号
(22) 出願日	平成13年 9 月27日 (2001. 9. 27)	(71) 出願人 000000044 旭硝子株式会社 東京都千代田区有楽町 一丁目12番 1 号
		(72) 発明者 河口 和義 神奈川県横浜市神奈川区羽沢町1150番地 旭硝子株式会社内
		(74) 代理人 100103584 弁理士 角田 衛
		最終頁に続く

(54) 【発明の名称】 液晶表示装置の駆動方法および駆動装置

(57) 【要約】

【課題】複数ライン同時選択法（MLA法）で画像を移動表示する際の輝度ムラを低減する。

【解決手段】複数の行電極と複数の列電極を有する液晶表示装置をMLA法で駆動する際に、連続して表示される二つのフレームのなかの第1フレームと第2フレームとで、行列要素が左右対称である4行4列の直交行列1を直交行列Bとし、直交行列2を直交行列Aとして用い、列電圧を決定する。

一組の4×4 直交行列

第1フレーム用	第2フレーム用
L=1 -1 1 1 1	L=1 1 1 1 -1
L=2 1 -1 1 1	L=2 1 1 -1 1
L=3 1 1 -1 1	L=3 1 -1 1 1
L=4 1 1 1 -1	L=4 -1 1 1 1

1

2

【特許請求の範囲】

【請求項1】複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択した各行電極には選択電圧を印加し、列電極には表示データと選択電圧とから決定する列電圧を印加して表示を行う液晶表示装置の駆動方法において、 $m$ 行 $n$ 列の直交行列 $B$ の1列目から $n$ 列目までの行列要素 $(i, j)$ が、 $m$ 行 $n$ 列の直交行列 $A$ の行列要素 $(i, n-j+1)$ と等しく、

連続して表示する二つのフレームの第1のフレームで直交行列 $A$ を用いて選択電圧を決定し、第2のフレームで直交行列 $B$ を用いて選択電圧を決定することを特徴とする液晶表示装置の駆動方法。

【請求項2】複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括し選択し、あらかじめ仮想行を設定し、選択した各行電極には選択電圧を印加し、列電極には表示データと選択電圧とから決定する列電圧を印加して表示を行う液晶表示装置の駆動方法において、 $m$ 行 $n$ 列の直交行列 $B$ の行列要素 $(i, j)$ は、 $j$ が1以上かつ $(n-1)$ 以下であるときには、 $m$ 行 $n$ 列の直交行列 $A$ の行列要素 $(i, n-j)$ と等しく、 $j$ が $n$ に等しいときには、 $m$ 行 $n$ 列の直交行列 $A$ の行列要素 $(i, j)$ と等しく、連続して表示する二つのフレームの第1のフレームで直交行列 $A$ を用いて選択電圧を決定し、第2のフレームで直交行列 $B$ を用いて選択電圧を決定するか、または、第1のフレームで直交行列 $B$ を用いて選択電圧を決定し、第2のフレームで直交行列 $A$ を用いて選択電圧を決定することを特徴とする液晶表示装置の駆動方法。

【請求項3】 $m=4$ 、 $n=4$ で、かつ同時選択される各行電極に印加される選択電圧波形の周波数が等しい請求項1または2に記載の液晶表示装置の駆動方法。

【請求項4】複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択した各行電極には選択電圧を印加し、列電極には表示データと選択電圧とから決定する列電圧を印加して表示を行う液晶表示装置の駆動装置において、 $m$ 行 $n$ 列の直交行列 $B$ の1列目から $n$ 列目までの行列要素 $(i, j)$ が、 $m$ 行 $n$ 列の直交行列 $A$ の行列要素 $(i, n-j+1)$ と等しく、連続して表示する二つのフレームの第1のフレームで直交行列 $A$ を用いて選択電圧を決定し、第2のフレームで直交行列 $B$ を用いて選択電圧を決定し、さらに列電圧を決定する列データ生成手段が備えられたことを特徴とする液晶表示装置の駆動装置。

【請求項5】複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択した各行電極には選択電圧を印加し、列電極には表示データと選択電圧とから決定する列電圧を印加して表示を行う液晶表示装置の駆動装置において、 $m$ 行 $n$ 列の直交行列 $B$ の行列要素 $(i, j)$ は、 $j$ が1以上かつ $(n-1)$ 以

下であるときには、 $m$ 行 $n$ 列の直交行列 $A$ の行列要素 $(i, n-j)$ と等しく、 $j$ が $n$ に等しいときには、 $m$ 行 $n$ 列の直交行列 $A$ の行列要素 $(i, j)$ と等しく、連続して表示する二つのフレームのうちの、第1のフレームで直交行列 $A$ を用いて選択電圧を決定し、第2のフレームで直交行列 $B$ を用いて選択電圧を決定するか、または、第1のフレームで直交行列 $B$ を用いて選択電圧を決定し、第2のフレームで直交行列 $A$ を用いて選択電圧を決定し、さらに列電圧を決定する列データ生成手段が備えられたことを特徴とする液晶表示装置の駆動装置。

【請求項6】 $m=4$ 、 $n=4$ で、かつ同時選択される各行電極に印加される選択電圧波形の周波数が等しい請求項4または5に記載の駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はマトリックス型液晶表示装置の複数行を同時に選択して液晶に電圧を印加し、表示を行う駆動方法に関する。

【0002】

【従来の技術】液晶表示パネルの駆動に複数ライン同時選択法(Multiple Line Addressing、以下MLA法という。)が提案されている(特開平6-27907号、特開平8-63131、特開平8-234164、特開平8-43571など)。MLA法では複数の走査電極(行電極)を一括して選択し、列電極には行電極に印加する電圧と表示データとから決定される列電圧を印加して液晶を駆動する。

【0003】MLA法では、列電極に供給する列電圧の群、つまり、画像表示に必要な表示パターンを独立に制御するために、同時選択する各行電極には所定の選択電圧パルス群(以下、選択パターンともいう)を印加する。

【0004】各行電極に印加する選択電圧パルス群をデジタル表記した場合、 $L$ 行 $K$ 列の行列で表すことができる。以下この行列を選択行列( $A$ )という。 $L$ は行の同時選択数である。そして、選択電圧パルス群は互いに直交するベクトル群として表される。したがって、それらのベクトルを要素として含む行列は直交行列となる。また、各行列内の各行ベクトルは互いに直交である。以下、行電極をラインとも表し説明を行う。

【0005】MLA法で用いる直交行列において、各行は液晶表示装置の各ラインに対応する。たとえば、 $L$ 本の選択ライン中の第1番目のラインに対して、選択行列( $A$ )の第1行目の行列要素が適用される。すなわち、1列目の行列要素、次に2列目の行列要素の順に選択電圧パルスとして用いられ、第1番目の行電極に印加される。

【0006】図5は列電極に印加される電圧波形のシーケンスの決め方を示す説明図である。ここでは選択行列として4行4列の直交行列を例にあげる。図5(a)に



示す選択行列で、「1」は正の選択パルス、「-1」は負の選択パルスを意味する。同時選択される各ラインに輝度差が生じないMLA法として、図5(a)の直交行列を用いることが提案された(特開平7-281645参照)。

【0007】この図5(a)の直交行列の各行の列成分が繰り返される場合、「1」、「-1」の現れ方は、位相が異なるだけで周波数は等しい。つまり、同時選択される各行電極に印加される選択電圧波形の周波数は等しいのである。

【0008】一方、アダマール行列のような直交行列の各列成分が繰り返される場合、「1」、「-1」の現れ方の周波数は等しくない。つまり、同時選択される各行電極に印加される選択電圧波形の周波数は等しくないのである。同時選択される各行電極に印加される選択電圧波形の周波数が等しくないと、同時選択される各ラインに輝度差が生じ、横筋の表示ムラとなって、表示品位が劣化するのである。このような表示むらを回避するために、図5(a)の直交行列が用いられるのである。

【0009】列電極のある位置(i, j)で表示されるべき表示データが、図5(a)に示す白丸と黒丸の配列状態である場合、列電極に与えられる列表示パターンは図5(b)のベクトル(d)で表される。図5(b)において、「-1」はオン表示に対応し、「1」はオフ表示に対応する。列電極のある位置(i, j)に順次印加されるべき列電圧パターンは、図5(b)に示すベクトル(v)のようになる。このベクトル(v)は、画像表示の一部を構成する列表示パターンとそれに対応する行選択パターンについて、ビットごとに排他的論理和をとり、それらの結果の和をとったものに対応する。

【0010】このようなMLA法は液晶のフレーム応答を抑制できる。その結果、高速応答(立上り時間r+立下り時間d<200ms)と、高コントラスト比(30:1以上)を達成し、適切な回路構成を採用すれば低消費電力をも達成できる。そして、STN液晶などを用いた単純マトリックス型液晶表示装置において、従来の駆動法では困難とされていた高品位の画像提供を可能にしている。

【0011】

【発明が解決しようとする課題】単純マトリックス型液晶表示装置をMLA法で駆動して画像表示を行う場合に、特定の表示状態において問題が生じた。たとえば、図6(a)に示すように白背景の中で黒帯パターンを表示する場合である。この黒帯パターンを画面上で左から右へ移動させたときに、図6(b)に示すように黒帯の左右の境界部にギザギザした輝度ムラが発生することがわかった。図中、右方向に突出するように輝度ムラが生じている。

【0012】逆に、図6(c)に示すように、画面の右側から左側に移動した場合は、逆に黒帯パターンの左右

の境界部の左側にギザギザした輝度ムラが発生し、これらの場合の、黒帯パターンの移動方向によって発生する輝度ムラの現れ方は左右対称であることがわかった。

【0013】これは、画面を構成する水平方向のラインに応じて、黒帯パターンの表示の境界部で輝度変化が生じたためである。L2、L3、L4の位置では白と黒の中間輝度を呈しているが、L1の位置では白の輝度を呈している。この輝度ムラが生じる原因について、図7、図8、図9を参照して説明する。

【0014】図5(a)に示した直交行列と、隣接する列電極iと列電極jの表示パターンの場合、列電極iと列電極jに順次印加されるべき電圧パターンは図5

(b)に示すベクトル(v)のようになる。そのときの各画素に印加される列電圧と行電圧との合成電圧波形を図7に示す。

【0015】すなわち列電極iのL1の画素には図7の(B)(A)(A)(A)の電圧波形が順次印加される。列電極jのL1の画素には図7の(D)(C)(C)(C)の電圧波形が順次印加される。ここで(A)と(D)、(B)と(C)は、Vmを中心にしてプラス(+)とマイナス(-)の極性が異なるだけであり、それぞれ実効電圧は等しいのである。

【0016】図6(a)に示した黒帯パターンが画面上で左から右へ移動するときの、画素に印加される実効電圧について図8を参照し説明をする。

【0017】まず、図8(a)はフレーム番号、サブフレーム番号、およびL1、L2、L3、L4は行電極に対する出力パターンを表している。ここで出力パターンを「0」、「1」で示しているが、図5で示した直交行列の「-1」をここでは「0」と表記している。

【0018】図8(b)は表示パターンを示している。すなわち白表示が「1」に、黒表示が「0」に対応しており、フレーム番号が2から3に切り替わる時点で表示が白から黒に切り替わることを示す。

【0019】図8(c)は画素に印加される合成電圧波形の実効電圧の大きさを示す。ここでは図7に示した合成電圧波形に対して、実効電圧の大きさを示すため

(A)(D)の組み合わせを「1」、(B)(C)の組み合わせを「0」と表記している。

【0020】各画素では、この図に示した合成波形が印加されて光学輝度の変化を起こしている。第1フレームから第2フレームの間では、表示パターンは白表示であるが、「0」を示す期間では黒表示と同一の合成電圧が印加される。

【0021】しかし、フレーム周波数は一般的に70~120Hzに設定されるため、サブフレームの周波数は、その4倍の280~480Hzになる。しかし、このような瞬間的な電圧変化に対して液晶は完全に応答せず、その際の輝度変化は使用者には視認されない。

【0022】そこで実際に液晶が応答して、使用者に視

認される過程を図8 (d) を参照して説明する。図8 (d) は図8 (c) の結果に対して連続する4つのサブフレーム、すなわち1フレームの期間の合計値を示している。L1の画素では、図8 (c) の第1フレームの第1サブフレームから第4サブフレームの値が「0、1、1、1」である。

【0023】したがって、第1フレームの第4サブフレームに加算値の3を入れる。また、第1フレームの第2サブフレームから第2フレームの第1サブフレームまでの値が「1、1、1、0」であるから第2フレームの第1サブフレームに加算値の3を入れる。他の位置にも同様の方法で加算値を記入すると図8 (d) の結果が得られる。

【0024】図8 (d) から分かるように、白表示している期間の第1フレームと第2フレームでは、加算値はすべて3になる。黒表示に変わった後、第3フレームの第4サブフレーム以降の加算値はすべて1である。しかし、第3フレームの第1サブフレームから第3サブフレームの期間の加算値は、0から4までの値にばらついており、かつL1からL4まで各サブフレームの値に違いがある。

【0025】第3フレームの第1サブフレームの加算値は、L1が4、L2からL4が2である。白表示の加算値が3、黒表示の加算値が1であることと比較を行ってみる。白表示から黒表示に切り替わる過渡期間において、L2からL4は白と黒との中間の加算値をとるのに対して、L1では白よりも高い値をとっていることが分かる。

【0026】したがって、図6 (a) に示した黒帯パターンを左から右へ移動させたとき、図6 (b) に示したように黒帯の左右の境界部でL2、L3、L4では白と黒の中間輝度を呈するようになる（図面右側に突き出た輝度ムラ）。しかし、L1では白の輝度を呈するため、使用者にはギザギザした輝度ムラとして視認されるのである。

【0027】このように、MLA法を用いた場合には、白表示から黒表示に切り替わる過渡期間において、加算値つまり画素に印加される電圧が、L1からL4に応じて異なることになる。よって、画面上に輝度差が生ずる。このため黒帯パターンを画面上で左から右へ移動させたとき黒帯の右側の境界部にギザギザした輝度ムラが発生して使用者に視認される。

【0028】次に、黒帯パターンを図面の右から左方向に移動した場合を説明する。図9 (a) はフレーム番号、サブフレーム番号、およびL1、L2、L3、L4は行電極の出力パターンを示す。図9 (b) は表示パターンを示しており、フレーム番号2から3に切り替わる時点で、表示が黒から白に切り替わることを示している。図9 (c) は画素に印加される合成波形の実効電圧の大きさを示す。

【0029】図9 (d) は、図9 (c) の結果に対して、連続する4つのサブフレーム、すなわち1フレームの期間の合計値を示している。第3フレームの1サブフレームの加算値は、L1が0、L2からL4が2である。白表示の加算値が3、黒表示の加算値が1であることと、比較を行う。すると、黒表示から白表示に切り替わる過渡期間において、L2からL4は、白と黒との中間の加算値をとるのに対して、L1は黒よりも、低い値をとっていることがわかる。

【0030】したがって、図6 (a) に示した図形の移動の場合には、図6 (b) のような輝度ムラを呈し、同様の理由で、図6 (c) に示した図形の移動の場合には、図6 (d) のような輝度ムラを呈することになる。

【0031】このように、MLA法を用いた場合には、白表示から黒表示に切り替わる過渡期間において、加算値つまり画素に印加される電圧が、L1からL4に応じて異なることになる。そして、表示画面上に輝度差が生じる。このため、黒帯パターンを画面の右方向または左方向に移動させたとき、黒帯の左右の境界部にギザギザした輝度ムラが発生して使用者に視認されるようになる。

【0032】本発明では、そのような問題点を解決し、MLA法を用いた液晶表示装置における動画表示の際に発生する輝度ムラを抑制し、均一な表示品位が得られることを目的とする。

【0033】

【課題を解決するための手段】すなわち、本発明の態様1は、複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択した各行電極には選択電圧を印加し、列電極には表示データと選択電圧とから決定する列電圧を印加して表示を行う液晶表示装置の駆動方法において、m行n列の直交行列Bの1列目からn列目までの行列要素(i, j)が、m行n列の直交行列Aの行列要素(i, n-j+1)と等しく、連続して表示する二つのフレームの第1のフレームで直交行列Aを用いて選択電圧を決定し、第2のフレームで直交行列Bを用いて選択電圧を決定することを特徴とする液晶表示装置の駆動方法を提供する。

【0034】また、態様2は、複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括し選択し、あらかじめ仮想行を設定し、選択した各行電極には選択電圧を印加し、列電極には表示データと選択電圧とから決定する列電圧を印加して表示を行う液晶表示装置の駆動方法において、m行n列の直交行列Bの行列要素(i, j)は、jが1以上かつ(n-1)以下であるときには、m行n列の直交行列Aの行列要素(i, n-j)と等しく、jがnに等しいときには、m行n列の直交行列Aの行列要素(i, j)と等しく、連続して表示する二つのフレームのうちの、第1のフレームで直交行列Aを用いて選択電圧を決定し、第2のフレームで直交



行列Bを用いて選択電圧を決定するか、または、第1のフレームで直交行列Bを用いて選択電圧を決定し、第2のフレームで直交行列Aを用いて選択電圧を決定することを特徴とする液晶表示装置の駆動方法を提供する。

【0035】また、態様3は、 $m=4$ 、 $n=4$ で、かつ同時選択される各行電極に印加される選択電圧波形の周波数が等しい態様1または2に記載の液晶表示装置の駆動方法を提供する。

【0036】また、態様4は、複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択した各行電極には選択電圧を印加し、列電極には表示データと選択電圧とから決定する列電圧を印加して表示を行う液晶表示装置の駆動装置において、 $m$ 行 $n$ 列の直交行列Bの1列目から $n$ 列目までの行列要素 $(i, j)$ が、 $m$ 行 $n$ 列の直交行列Aの行列要素 $(i, n-j+1)$ と等しく、連続して表示する二つのフレームの第1のフレームで直交行列Aを用いて選択電圧を決定し、第2のフレームで直交行列Bを用いて選択電圧を決定し、さらに列電圧を決定する列データ生成手段が備えられたことを特徴とする液晶表示装置の駆動装置を提供する。

【0037】また、態様5は、複数の行電極と複数の列電極を有する液晶表示装置の行電極を複数本一括して選択し、選択した各行電極には選択電圧を印加し、列電極には表示データと選択電圧とから決定する列電圧を印加して表示を行う液晶表示装置の駆動装置において、 $m$ 行 $n$ 列の直交行列Bの行列要素 $(i, j)$ は、 $j$ が1以上かつ $(n-1)$ 以下であるときには、 $m$ 行 $n$ 列の直交行列Aの行列要素 $(i, n-j)$ と等しく、 $j$ が $n$ に等しいときには、 $m$ 行 $n$ 列の直交行列Aの行列要素 $(i, j)$ と等しく、連続して表示する二つのフレームのうちの、第1のフレームで直交行列Aを用いて選択電圧を決定し、第2のフレームで直交行列Bを用いて選択電圧を決定するか、または、第1のフレームで直交行列Bを用いて選択電圧を決定し、第2のフレームで直交行列Aを用いて選択電圧を決定し、さらに列電圧を決定する列データ生成手段が備えられたことを特徴とする液晶表示装置の駆動装置を提供する。

【0038】また、態様6は、 $m=4$ 、 $n=4$ で、かつ同時選択される各行電極に印加される選択電圧波形の周波数が等しい態様4または5に記載の駆動装置を提供する。なお、本発明は基本的に2フレーム構成で駆動を行うものである。

【0039】

【発明の実施の形態】(例1) 図1は本発明に用いることのできる、二つで一組の $4 \times 4$ の直交行列の一例を示す。この二つの直交行列は、その行列要素が左右対称に構成されている。連続して表示する二つのフレームに対して、第1のフレームと第2のフレームにこれらの二つの直交行列を使用して液晶の駆動を行う。

【0040】図3および図4を参照して本発明の基本構成について説明する。図3(a)はフレーム番号、サブフレーム番号、および $L1$ 、 $L2$ 、 $L3$ 、 $L4$ は行電極の出力パターンを示す。図1で示した直交行列の「-1」をここでは「0」と表記し、出力パターンを「0、1」で示している。この図3(a)に示すように第1フレームの期間において、第1フレーム用の $4 \times 4$ 直交行列の出力パターンが行電極に出力される。そして、第2フレームでは、第2フレーム用の $4 \times 4$ 直交行列の出力パターンが行電極に出力される。

【0041】図3(b)は表示パターンを示している。すなわち白表示が1に、黒表示が0に対応しており、フレーム番号が2から3に切り替わる時点で表示が白から黒に切り替わることを示す。

【0042】図3(c)は画素に印加される合成電圧波形の実効電圧の大きさを示す。図2(d)は、図3(c)の結果に対して、連続する4つのサブフレーム、すなわち1フレームの期間における合計値を示している。 $L1$ の画素では、図3(c)の第1フレームの第1サブフレームから第4サブフレームの値が「0、1、1、1」であるから第1フレームの第4サブフレームに加算値の3を入れる。また第1フレームの第2サブフレームから第2フレームの第1サブフレームまでの値が「1、1、1、1」であるから、第2フレームの第1サブフレームに加算値の4を入れる。他の位置にも同様の方法で加算値を記入すると図3(d)の結果が得られる。

【0043】図3(d)から分かるように白表示から黒表示に切り替わる過渡期間において、第3フレームの第1サブフレームの加算値は、 $L1$ と $L4$ が3、 $L2$ と $L3$ が2である。白表示の加算値が3、黒表示の加算値が1であることと比較すると、 $L1$ から $L4$ まで、白と同レベルの加算値または白と黒との中間の加算値をとる。

【0044】従来例で示した図8(d)の場合、 $L1$ の加算値が4、他の $L2$ から $L4$ の加算値が2となるため輝度差が生じた。これに対して図3(d)の結果では、 $L1$ から $L4$ の輝度差は図8(d)よりも低減できることが分かる。また、図6(a)に示した黒帯パターンを左から右へ移動させる実験を行ったところ、黒帯の右側の境界部で発生する従来のギザギザした輝度ムラが低減できることを確認した。同様に、図形を右から左に移動しても正常な表示を行うことができた。

【0045】次に、図2は本発明の液晶表示装置の駆動装置の一例を示すブロック図である。図2において、MLA駆動装置10は、画像データ100、ドットクロック信号、垂直同期信号、水平同期信号、画像データの有効期間を示すデータ・イネーブル信号等の制御信号101を入力し、列ドライバに対して列データ信号104を出力し、列ドライバと行ドライバに対して必要な制御信号108を出力する。

【0046】MLA駆動装置10に入力される、階調信号を持った画像データ100は、階調処理回路11に入力される。階調処理回路11は、入力した画像データ100を各表示フレームごとの階調レベルを示す階調データ102に変換してフレームメモリ12に書き込む。フレームメモリ12は、書き込まれた階調データをMLA駆動するために複数回読み出されるまで保持する。

【0047】MLA演算回路13は、フレームメモリ12から階調データ103を読み出して、列電極に印加される電圧パターンを生成し、列ドライバに出力する。また、タイミングコントロール回路15は、各回路ブロックに対して必要な制御信号105、106、107と列ドライバ、行ドライバに対する制御信号108を生成する。

【0048】タイミングコントロール回路15からMLA演算回路13へ送信される制御信号107には、連続して表示する2つのフレームの第1フレームと第2フレームを識別する制御信号が含まれている。

【0049】MLA演算回路13では、この識別信号を利用して第1フレームでは図1に示す第1フレーム用の直交行列（図面の左側）を使用して列電極に印加する電圧パターンを生成し、また、第2フレームでは図1に示す第2フレーム用の直交行列（図面の右側）を使用して、列電極に印加する電圧パターンを生成する。

【0050】また、MLA法においては、列電極に印加する電圧レベル数を低減化する方法が提案されている。印加電圧レベル数を低減するために、同時選択されるラインの一部を実際に表示を行わない仮想行とする駆動方法である。

【0051】（例2）図10は、4行4列の直交行列を用いる例であって、同時選択数を4とした場合、その第4ラインを仮想行として用いる。列電極の位置（ $i$ ， $j$ ）において行電極L1、L2、L3で表示される表示データと、それに対応する仮想行データを図7（a）に示すように設ける。すると、列表示パターンは図10（b）に示すベクトル（d）で表される。

【0052】そして、列表示パターンとそれに対応する行選択パターンとについてビットごとに排他的論理和をとり、それらの結果の和をとる。その結果、列電極のある位置（ $i$ ， $j$ ）に順次印加されるべき電圧パターンは、図10（b）に示すベクトル（v）のようになる。この場合、電圧パターンのレベルは「2」または「-2」の2レベルである。

【0053】図11は、仮想行を用いて、二つで一組の構成となる直交行列の一例を示す。この仮想行を含む直交行列を使用したMLA法においては、画面上で黒帯パターンを左から右へ移動させたとき、黒帯の右側の境界部にギザギザした輝度ムラが生じにくく、良好な画面表示を行うことができる。この点について図12を参照して説明する。

【0054】図12（a）はフレーム番号、サブフレーム番号、およびL1、L2、L3、L4は行電極の出力パターンを示す。ここで出力パターンを「0、1」で示しているが、図11で示した直交行列の「-1」をここでは「0」と表記している。この図に示すように第1フレームの期間において、第1のフレーム用の4×4直交行列（左側）の出力パターンが行電極に出力され、第2フレームでは、第2のフレーム用の4×4直交行列（右側）の出力パターンが行電極に出力される。

【0055】図12（b）は表示パターンを示している。すなわち白表示が「1」に、黒表示が「0」に対応しており、フレーム番号2から3に切り替わる時点で表示が白から黒に切り替わることを示す。

【0056】図12（c）は画素に印加される合成電圧波形の実効電圧の大きさを示す。図12（d）は、図12（c）の結果に対して連続する4つのサブフレーム、すなわち合計で1フレーム分の期間の加算値を示している。

【0057】図12（d）から分かるように白表示から黒表示に切り替わる過渡期間において、第3フレームの第1サブフレームの加算値は、L1とL3が3、L2とL4が2である。L1からL4まで、白と同レベルの加算値または白と黒との中間の加算値をとる。

【0058】従来例の説明として示した図8（d）の場合、L1の加算値が4、他のL2からL4の加算値が2となるため輝度差が発生した。これに対して、本発明においては、図12（d）に示すように、L1からL4の輝度差は図8（d）の場合よりも低減できることが分かった。

【0059】しかし、第3フレームの第2サブフレームの加算値は、L2が3、L1とL3が2であるのに対してL4は1である。また、第3フレームの第3サブフレームの加算値は、L1、L2、L3が2であるのに対してL4は0である。このようにL4は他のラインに対して加算値が低く、画素に印加する電圧が下がる。したがって、他のラインより輝度が低下することになるが、L4は仮想行であり実際には表示されないため輝度ムラは発生しない。

【0060】この例においても図6（a）に示した黒帯パターンを左から右へ移動させたとき、黒帯の右側の境界部で発生する従来のギザギザした輝度ムラは低減された。また、同様の理由で、図形を右から左側に移動した場合であっても、輝度ムラは生じなく、正常な表示を行うことができた。このように、仮想行を用いた場合であっても、用いる直交行列の一部が、態様1と同様に、左右対称性の行列要素を有していれば、上記の輝度ムラの発生を防止できる。

【0061】次に、本例におけるMLA駆動装置の一例を示す。基本構成は上記の例1と同様であるので、図2を参照して説明する。図2においてMLA駆動装置10



は、画像データ100、ドットクロック信号、垂直同期信号、水平同期信号、画像データの有効期間を示すデータ・イネーブル信号等の制御信号101を入力し、列ドライバに対して列データ信号104を出力し、列ドライバと行ドライバに対して必要な制御信号105を出力することは、例1と同様である。

【0062】フレームメモリ12から読み出された階調データ103は、MLA演算回路13に入力される。MLA演算回路13では、列電極に印加する電圧のレベル数を2レベルにするために、3ラインの表示データに対応して仮想行のデータを生成した後、行選択パターンを用いてビットごとに排他的論理和をとり、列電極に印加する電圧パターン104を生成する。

【0063】MLA演算回路13では、タイミングコントロール回路15から送信される第1フレームと第2フレームを識別する識別信号を利用して、第1フレームでは図11に示す第1フレーム用の直交行列（左側）を使用して列電極に印加する電圧パターンを生成する。また、第2フレームでは図11に示す第2フレーム用の直交行列（右側）を使用して、列電極に印加する電圧パターンを生成するのである。

【0064】

【発明の効果】このように、本発明によれば、行列要素の左側部分と右側部分とが左右対称の関係を有する二つで一組の直交行列を用いたMLA駆動方法により、白表示から黒表示、または黒表示から白表示に切り替わる過渡期間において発生するライン間の輝度ムラを抑制し、

均一な表示品位が得られる。

【図面の簡単な説明】

【図1】本発明で用いる左右対称型の直交行列の一例を示す説明図。

【図2】本発明の駆動装置のブロック図。

【図3】本発明の実施例における実効電圧の変化を示す説明図。

【図4】本発明の他の実施例における実効電圧の変化を示す説明図。

【図5】MLA駆動による列データ信号を示す説明図。

【図6】MLA駆動による輝度ムラを示す説明図。

【図7】MLA駆動による画素に印加される波形の説明図。

【図8】本発明のMLA駆動による実効電圧の変化を示す説明図。

【図9】本発明の他の例における実効電圧の変化を示す説明図。

【図10】仮想行ラインを設けた場合のカラムデータ信号を示す説明図。

【図11】本発明の例2における直交行列の一例を示す説明図。

【図12】本発明の例2における実効電圧の変化を示す説明図。

【符号の説明】

1：左半分の直交行列

2：右半分の直交行列

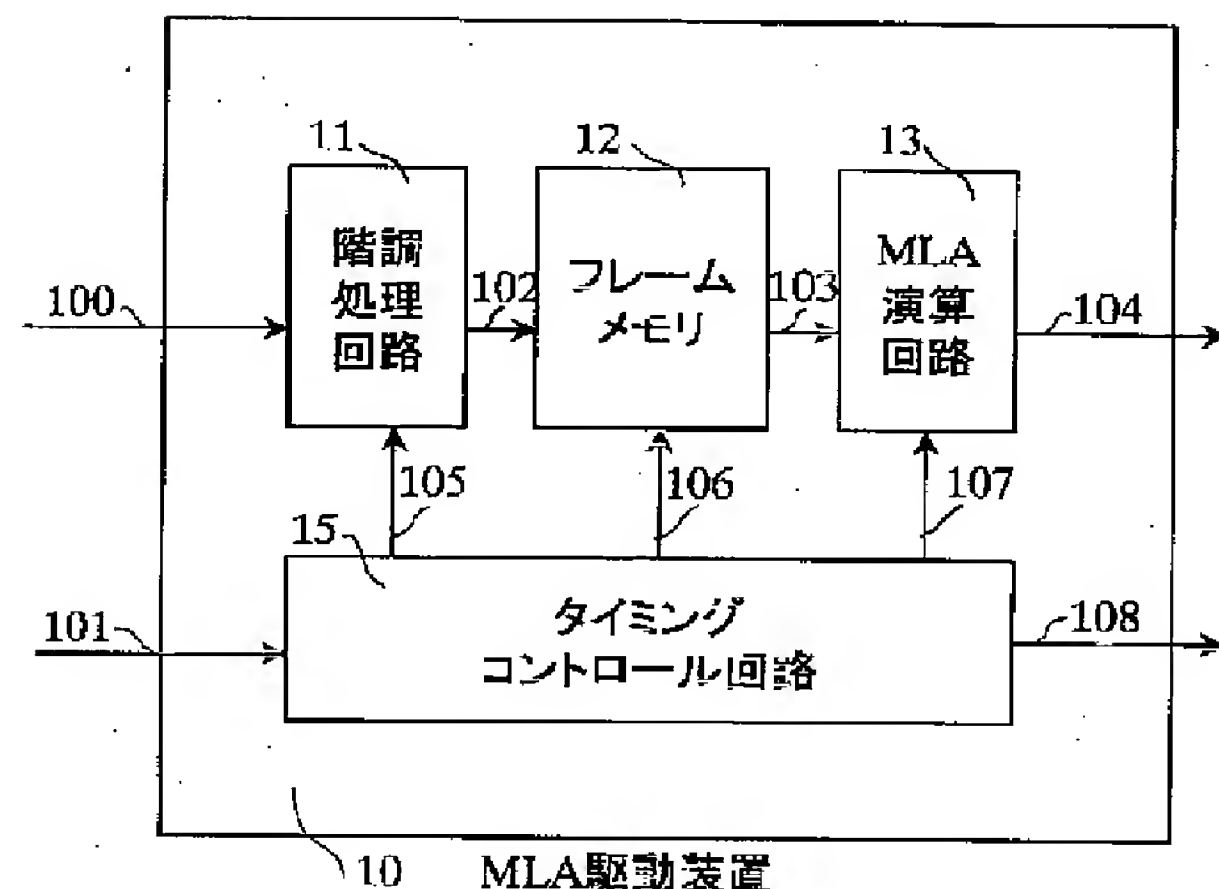
【図1】

一組の4×4 直交行列

第1フレーム用	第2フレーム用
L=1   -1   1   1   1	L=1   1   1   1   -1
L=2   1   -1   1   1	L=2   1   1   -1   1
L=3   1   1   -1   1	L=3   1   -1   1   1
L=4   1   1   1   -1	L=4   -1   1   1   1

1
2

【図2】



【図3】

フレーム サブフレーム		1				2				3				4			
		1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4
(a)	L1	0	1	1	1	1	1	1	0	0	1	1	1	1	1	1	0
	L2	1	0	1	1	1	1	0	1	1	0	1	1	1	1	0	1
	L3	1	1	0	1	1	0	1	1	1	1	0	1	1	0	1	1
	L4	1	1	1	0	0	1	1	1	1	1	1	0	0	1	1	1
(b)	L1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L2	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L3	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L4	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
(c)	L1	0	1	1	1	1	1	1	0	1	0	0	0	0	0	0	1
	L2	1	0	1	1	1	1	0	1	0	1	0	0	0	0	1	0
	L3	1	1	0	1	1	0	1	1	0	0	1	0	0	1	0	0
	L4	1	1	1	0	0	1	1	1	0	0	0	1	1	0	0	0
(d)	L1	2	2	2	3	4	4	4	3	3	2	1	1	0	0	0	1
	L2	3	2	3	3	3	4	3	3	2	2	2	1	1	0	1	1
	L3	3	4	3	3	3	2	3	3	2	2	2	1	1	2	1	1
	L4	4	4	4	3	2	2	2	3	3	2	1	1	2	2	2	1

【図4】

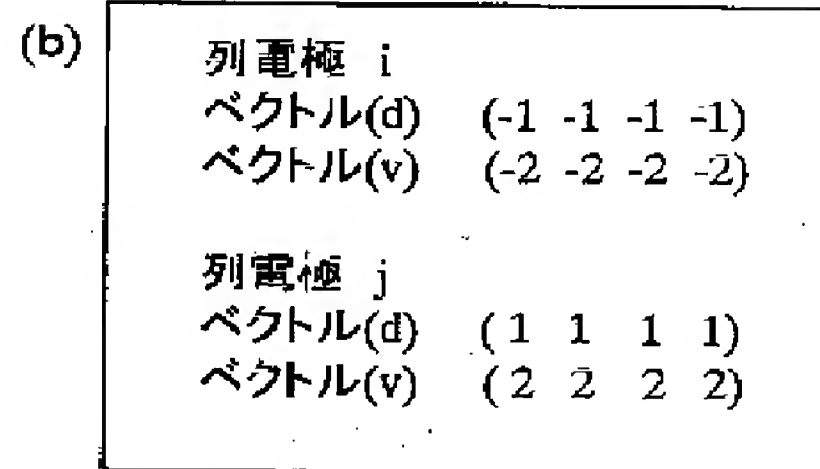
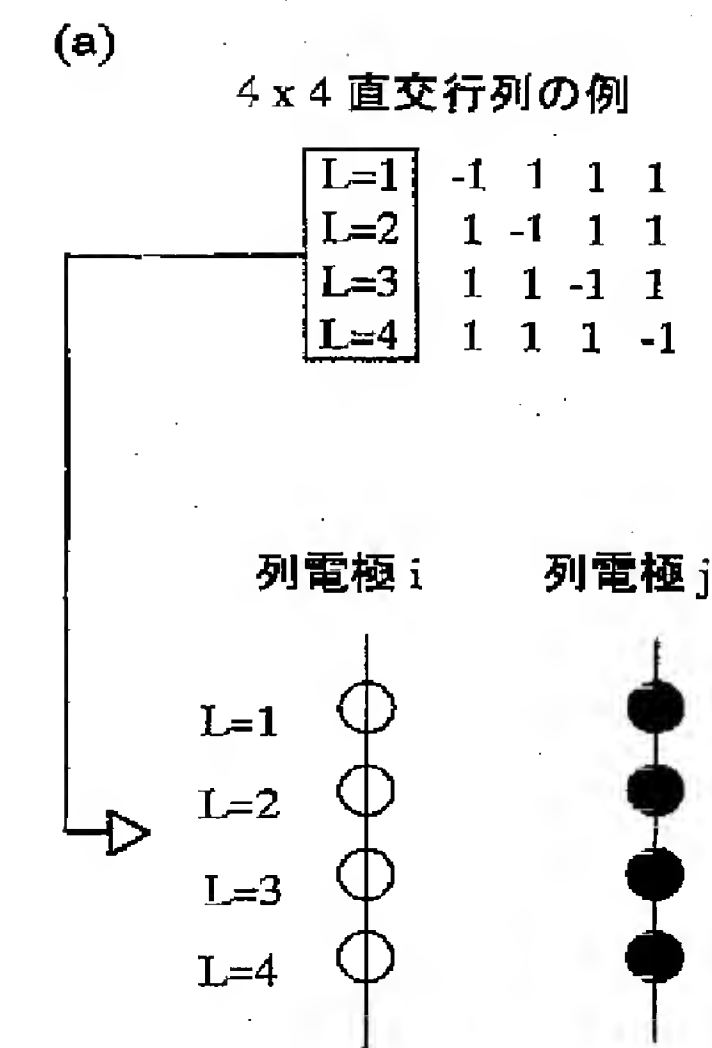
フレーム サブフレーム		1				2				3				4			
		1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4
(e)	L1	0	1	1	1	1	1	1	0	0	1	1	1	1	1	1	0
	L2	1	0	1	1	1	1	0	1	1	0	1	1	1	1	0	1
	L3	1	1	0	1	1	0	1	1	1	1	0	1	1	0	1	1
	L4	1	1	1	0	0	1	1	1	1	1	1	0	0	1	1	1
(f)	L1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
	L2	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
	L3	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
	L4	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
(g)	L1	1	0	0	0	0	0	0	1	0	1	1	1	1	1	1	0
	L2	0	1	0	0	0	0	1	0	1	0	1	1	1	1	0	1
	L3	0	0	1	0	0	1	0	0	1	1	0	1	1	0	1	1
	L4	0	0	0	1	1	0	0	0	1	1	1	0	0	1	1	1
(h)	L1	2	2	2	1	0	0	0	1	1	2	3	3	4	4	4	3
	L2	1	2	1	1	1	0	1	1	2	2	2	3	3	4	3	3
	L3	1	0	1	1	1	2	1	1	2	2	2	3	3	2	3	3
	L4	0	0	0	1	2	2	2	1	1	2	3	3	2	2	2	3

【図11】

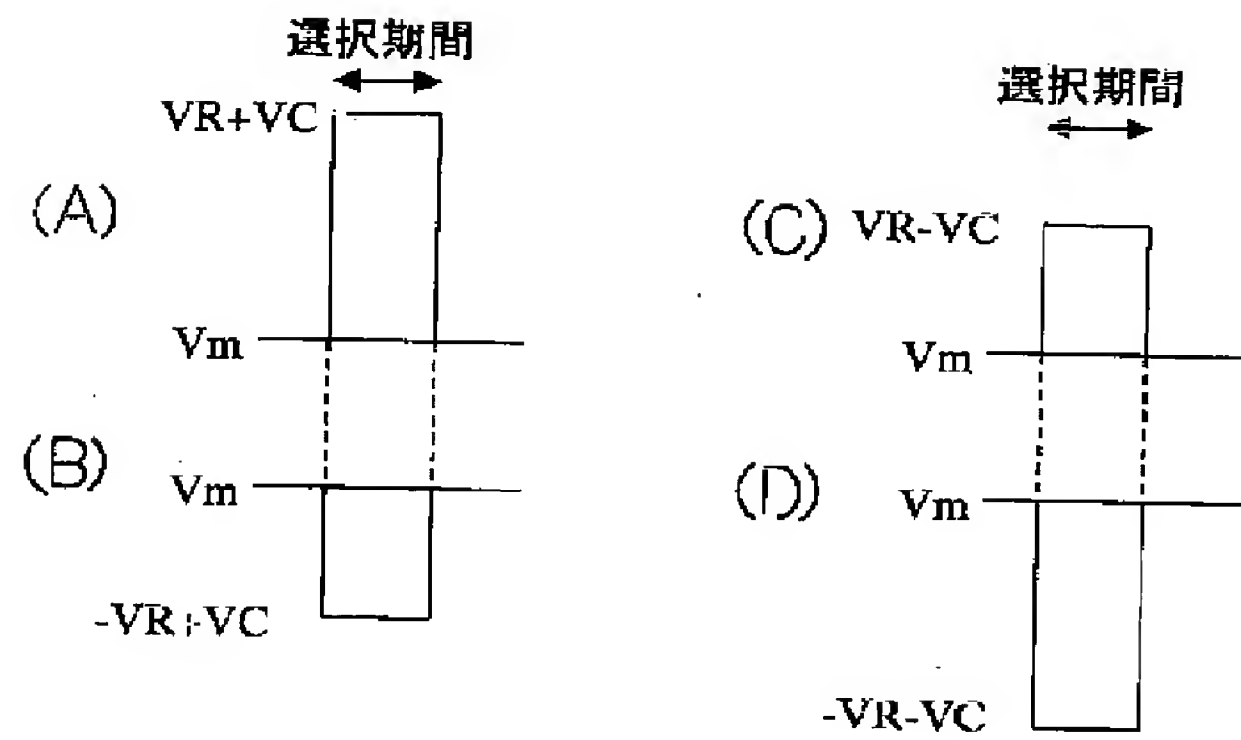
一組の4×4 直交行列

第1フレーム用					第2フレーム用				
L=1	-1	1	1	1	L=1	1	1	-1	1
L=2	1	-1	1	1	L=2	1	-1	1	1
L=3	1	1	-1	1	L=3	-1	1	1	1
仮想行	1	1	1	-1	仮想行	1	1	1	-1

【図5】



【図7】

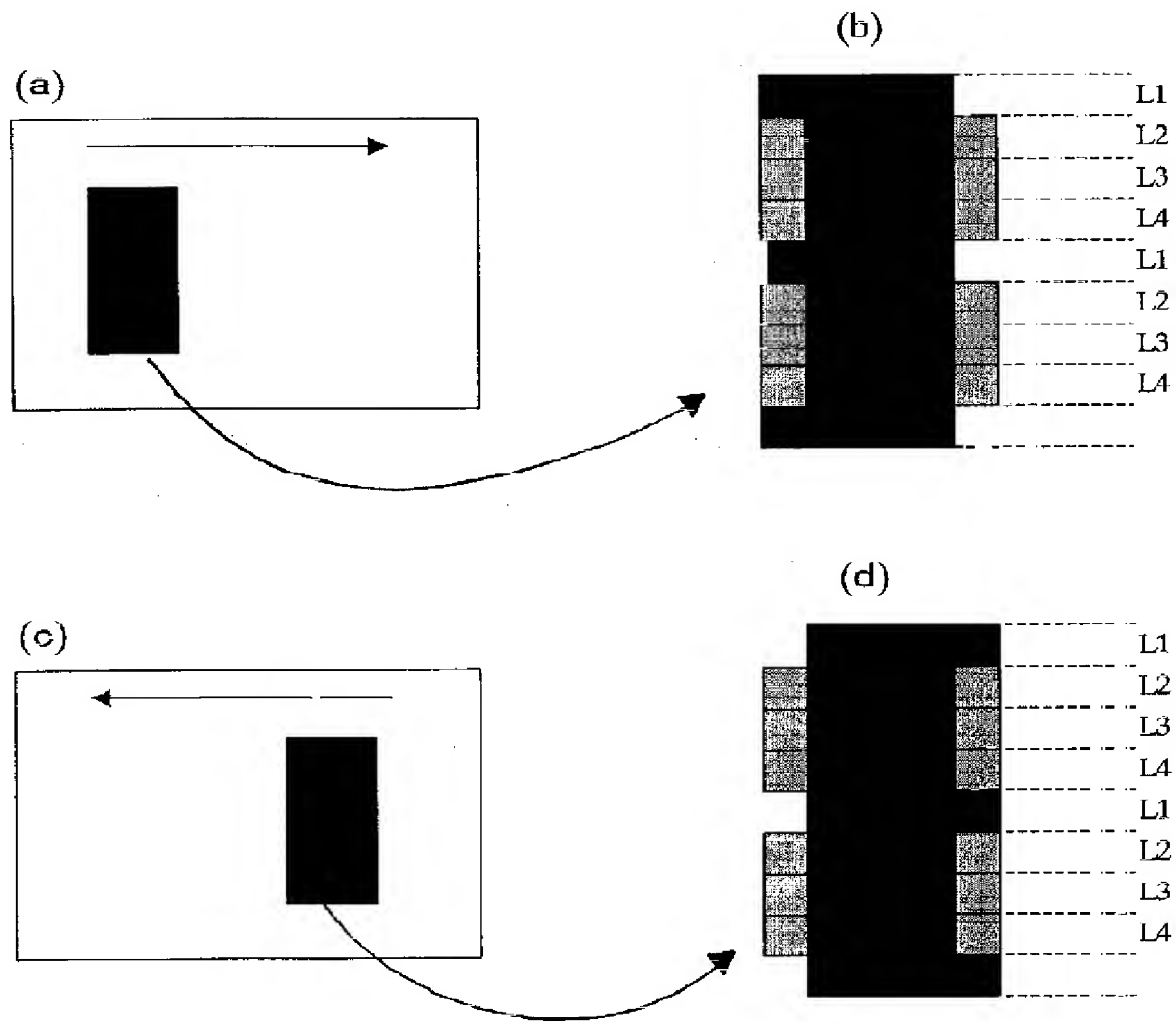


【図8】

フレーム		1				2				3				4			
サブフレーム		1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4
(a)	L1	0	1	1	1	0	1	1	1	0	1	1	1	0	1	1	1
	L2	1	0	1	1	1	0	1	1	1	0	1	1	1	0	1	1
	L3	1	1	0	1	1	1	0	1	1	1	0	1	1	1	0	1
	L4	1	1	1	0	1	1	1	0	1	1	1	0	1	1	1	0
(b)	L1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L2	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L3	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L4	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
(c)	L1	0	1	1	1	0	1	1	1	1	0	0	0	1	0	0	0
	L2	1	0	1	1	1	0	1	1	0	1	0	0	0	1	0	0
	L3	1	1	0	1	1	1	0	1	0	0	1	0	0	0	1	0
	L4	1	1	1	0	1	1	1	0	0	0	0	1	0	0	0	1
(d)	L1	3	3	3	3	3	3	3	3	4	3	2	1	1	1	1	1
	L2	3	3	3	3	3	3	3	3	2	3	2	1	1	1	1	1
	L3	3	3	3	3	3	3	3	3	2	1	2	1	1	1	1	1
	L4	3	3	3	3	3	3	3	3	2	1	0	1	1	1	1	1



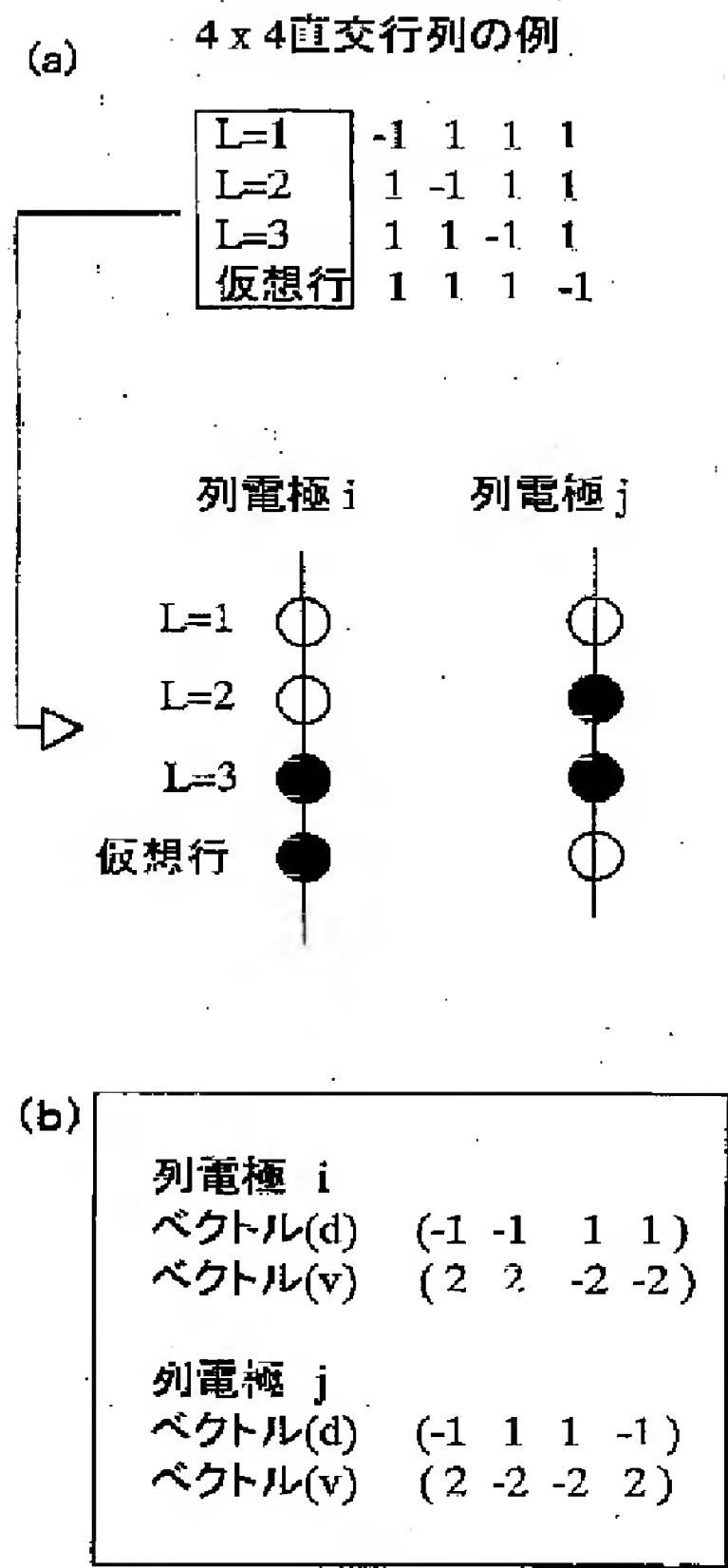
【図6】



【 9 】

フレーム サブフレーム		1				2				3				4			
		1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4
(a)	L1	0	1	1	1	0	1	1	1	0	1	1	1	0	1	1	1
	L2	1	0	1	1	1	0	1	1	1	0	1	1	1	0	1	1
	L3	1	1	0	1	1	1	0	1	1	1	0	1	1	1	0	1
	L4	1	1	1	0	1	1	1	0	1	1	1	0	1	1	1	0
(b)	L1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
	L2	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
	L3	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
	L4	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
(c)	L1	1	0	0	0	1	0	0	0	0	1	1	1	0	1	1	1
	L2	0	1	0	0	0	1	0	0	1	0	1	1	1	0	1	1
	L3	0	0	1	0	0	0	1	0	1	1	0	1	1	1	0	1
	L4	0	0	0	1	0	0	0	1	1	1	1	0	1	1	1	0
(d)	L1	1	1	1	1	1	1	1	1	0	1	2	3	3	3	3	3
	L2	1	1	1	1	1	1	1	1	2	1	2	3	3	3	3	3
	L3	1	1	1	1	1	1	1	1	2	3	2	3	3	3	3	3
	L4	1	1	1	1	1	1	1	1	2	3	4	3	3	3	3	3

【 10 】



【図12】

フレーム サブフレーム		1				2				3				4			
		1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4
(a)	L1	0	1	1	1	1	1	0	1	0	1	1	1	1	1	0	1
	L2	1	0	1	1	1	0	1	1	1	0	1	1	1	0	1	1
	L3	1	1	0	1	0	1	1	1	1	1	0	1	0	1	1	1
	L4	1	1	1	0	1	1	1	0	1	1	1	0	1	1	1	0
(b)	L1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L2	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L3	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	L4	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
(c)	L1	0	1	1	1	1	1	0	1	1	0	0	0	0	0	1	0
	L2	1	0	1	1	1	0	1	1	0	1	0	0	0	1	0	0
	L3	1	1	0	1	0	1	1	1	0	0	1	0	1	0	0	0
	L4	1	1	1	0	1	1	1	0	0	0	0	1	0	0	0	1
(d)	L1	2	2	3	3	4	4	3	3	3	2	2	1	0	0	1	1
	L2	3	3	3	3	3	3	3	3	2	3	2	1	1	1	1	1
	L3	4	4	3	3	2	2	3	3	3	2	2	1	2	2	1	1
	L4	3	3	3	3	3	3	3	3	2	1	0	1	1	1	1	1

フロントページの続き

(51)Int. Cl.<sup>7</sup> 識別記号 F I (参考)  
G 0 9 G 3/20 6 4 1 G 0 9 G 3/20 6 4 1 E

Fターム(参考) 2H093 NA18 NB23 ND07 NF13  
5C006 AC13 AC23 AF42 AF44 BB15  
BC03 BC05 BC11 BC22 FA31  
5C080 AA10 BB05 DD05 EE29 FF11  
JJ01 JJ02